



JP-A 5-284127

RECEIVED

DEC 28 2001

Technology Center 2600

(54) [Title of the Invention] DATA TRANSMISSION SYSTEM

(57) [Abstract]

[Purpose] To transmit data in multichannel efficiently by time division.

[Constitution] A data transmission system in which data signals X, each including frame synchronizing signal, of a plurality of channels are superimposed by a parallel/serial converter 2 to generate a transmitting signal Y in a transmission side T and the transmitting signal Y is separated by a serial/parallel converter 4 to reproduce data signals P of each channel in a reception side R, wherein data signals X are superimposed so that frame phase of the data signal X of each channel is shifted each other in the transmission side T and timing of the serial/parallel converter 4 is adjusted based on frame phase information extracted from separated data signal P so that the data signal P of a desired channel is outputted from a predetermined output port 6-1 - 6-n in the reception side R.

[Claims]

1. A data transmission system in which a data signal, each including frame synchronizing signal, of a plurality of channels are superimposed by a parallel/serial converter to generate a transmitting signal in a transmission side and the transmitting signal is separated by a serial/parallel converter to reproduce a data signal of each channel in a reception side, wherein

the data signal is superimposed so that frame phase of the data signal of each channel is shifted each other in the transmission side, and wherein channel information is detected based on frame phase information extracted from the separated data signal and timing of the serial/parallel converter is adjusted so that a predetermined channel is outputted from a desired output port.

2. A data transmission system for realizing the data transmission system defined in claim 1, comprising:

a transmitter comprising a plurality of input ports which receive data signal each having a frame signal and a parallel/serial converter for superimposing data signal to be inputted through the input port with frame phase different each other to generate a transmitting signal;

a transmission line for propagating a transmitting signal sent from the transmitter; and

a receiver comprising a serial/parallel converter for separating the transmitting signal received from the transmission line by each data signal, a plurality of frame synchronizing sections which each frame-synchronizes the separated data signal and extracts frame phase information, a plurality of output ports for leading an output of the frame synchronizing section to outside and a frame phase deciding section which detects channel information based on the frame phase information and generates a controlling signal for controlling timing of the serial/parallel converter so that a predetermined channel is outputted from a desired output port.

[Detailed Description of the Invention]

[0001]

[Technical Field to Which the Invention Pertains]

The present invention relates to a data transmission system. More particularly, the present invention relates to a novel data transmission system for multiplexing digital signal of a plurality of channels by time division to transmit and a novel constitution of a data transmission system for realizing this data transmission system.

[0002]

[Prior Art]

Fig. 2 is a diagram showing one typical constitution of a data transmission system which can use when data signal, including frame synchronizing signal, of a plurality of channels is superimposed to transmit.

[0003]

As shown in Fig. 2, in this system, a transmitter T is comprised of n input ports 1-1 - 1-n and a parallel/serial converter 2. On the other hand, a receiver R-1 connected with this transmission T through a transmission line 3 comprises a serial/parallel converter 4 which receives a transmitting signal from the transmission line 3, n frame synchronizing sections 5-1 - 5-n which each receive an output of the serial/parallel converter 4 and n output ports 6-1 - 6-n connected with frame synchronizing sections 5-1 - 5-n respectively. In addition, the receiver R-1 comprises a channel number identifying section 7 which receives an output

signal of each frame synchronizing section 5-1 - 5-n and generates a controlling signal controlling timing of the serial/parallel converter 4 based on channel information extracted from this output signal.

[0004]

In the data transmission system constituted as described above, n data signals A of 1-n channels including a channel number signal and the frame synchronizing signal by a frame respectively are inputted to each input ports 1-1 - 1-n of the transmitter T. These data signals A are superimposed by the parallel/serial converter 2 to send to the transmission line 3 as one transmitting signal B.

[0005]

On the other hand, the serial/parallel converter 4 of the receiver R-1 separates the received transmitting signal B to n parallel signals to send to frame synchronizing sections 5-1 - 5-n respectively. Each frame synchronizing section 5-1 - 5-n extracts the frame synchronizing signal from the inputted signal respectively and outputs to each output port 6-1 - 6-n as data signals C or D after synchronization. And, the channel number identifying section 7 is constituted so as to extract a channel number signal from an output signal of frame synchronizing sections 5-1 - 5-n and generate the controlling signal to adjust timing of the serial/parallel converter 4 in the case where a data signal of the desired channel is not outputted to the predetermined output port, that is, when a data signal D shown in Fig. 2 is outputted.

[0006]

[Problem to be Solved by the Invention]

In the conventional data transmission system described above, there has been a problem that effective data transmission volume is reduced since the channel number signal must be inserted by the frame of the data signal to be transmitted.

[0007]

On the other hand, constituting the transmitting signal by n channels multi-frame for avoiding the problem described above is proposed, however, in this case, effective signal transmission rate of the transmitting signal increase since a multi-frame synchronizing signal must be added to the transmitting signal.

[0008]

Then, it is an object of the present invention to solve the above-mentioned problem and provide a novel data transmission system which can superimpose data signals of a plurality of channels to transmit without affection to transmission rate of the transmitting signal and separate/reproduce the transmitted data signal accurately.

[0009]

[Means for Solving Problem]

Thus, in accordance with the present invention, a data transmission system in which a data signal, each including frame synchronizing signal, of a plurality of channels are superimposed by a parallel/serial converter to generate a transmitting signal in a transmission side and the transmitting

signal is separated by a serial/parallel converter to reproduce a data signal of each channel in a reception side, wherein the data signal is superimposed so that frame phase of the data signal of each channel is shifted each other in the transmission side, and wherein channel information is detected based on frame phase information extracted from the separated data signal and timing of the serial/parallel converter is adjusted so that a predetermined channel is outputted from a desired output port is provided.

[0010]

Moreover, in accordance with the present invention, a data transmission system comprising a transmitter comprising a plurality of input ports which receive data signal each having a frame signal and a parallel/serial converter for superimposing data signal to be inputted through the input port with frame phase different each other to generate a transmitting signal, a transmission line for propagating a transmitting signal sent from the transmitter and a receiver comprising a serial/parallel converter for separating the transmitting signal received from the transmission line by each data signal, a plurality of frame synchronizing sections which each frame-synchronizes the separated data signal and extracts frame phase information, a plurality of output ports for leading an output of the frame synchronizing section to outside and a frame phase deciding section which detects channel information based on the frame phase information and generates a controlling signal for controlling timing of the serial/parallel converter

so that a predetermined channel is outputted from a desired output port is provided as a system for realizing the above data transmission system of the present invention.

[0011]

[Operation]

A main feature of the data transmission system according to the present invention is that identification of channel is made by frame phase information at the reception side.

[0012]

Namely, in the conventional data transmission system, it is necessary to add channel number signal to each data signal or to constitute the transmitting signal by multi-frame by adding multi-frame synchronizing signal to the transmitting signal in order to identify the channel number of the data signal superimposed. However, in these systems, since an auxiliary signal of some kind is included in the transmitting signal, it is unavoidable that effective data transmission volume is reduced and conversely transmission rate of the transmitting signal increase.

[0013]

On the other hand, in the data transmission system of the present invention, since frame phase information itself in each data signal is used for identification of channel, it is unnecessary to add the auxiliary signal to the data signal or the transmitting signal, and transmission rate of the transmitting signal is not affected.

[0014]

Namely, in the data transmission system of the present invention, when data signals of a plurality of channels are superimposed at the transmitter side, data signals having different frame phase by channels are superimposed by the parallel/serial converter to generate the transmitting signal. On the other hand, the receiver has the frame phase deciding section and separates the transmitting signal by the serial/parallel converter and then extracts frame phase information by the frame phase deciding section. In the data signal to be transmitted by this system, since frame phase is shifted by each channel, whether timing in separation process of the transmitting signal is suitable can be decided based on frame phase information.

[0015]

The present invention will now be described more specifically with reference to an embodiment, however, the following disclosure is only one embodiment of the invention and does not limit technical scope of the invention.

[0016]

[Mode for Carrying out the Invention]

Fig. 1 is a diagram showing an example of constitution of the data transmission system which can realize the data transmission system of the present invention.

[0017]

As shown in Fig. 1, a transmitter T is comprised of n input ports 1-1 - 1-n and a parallel/serial converter 2. On the other hand, a receiver R-2 connected with this transmission T through

a transmission line 3 comprises a serial/parallel converter 4 which receives a transmitting signal, n frame synchronizing sections 5-1 - 5-n which each receive an output of the serial/parallel converter 4 and n output ports 6-1 - 6-n connected with frame synchronizing sections 5-1 - 5-n respectively. In addition, the receiver R-2 comprises a frame phase deciding section 8 which receives a frame phase signal from each frame synchronizing section 5-1 - 5-n and generates a controlling signal for the serial/parallel converter 4.

[0018]

In the data transmission system constituted as described above, n data signals X of 1-n channels each including a frame synchronizing signal are inputted to each input ports 1-1 - 1-n of the transmitter T. These data signals X are superimposed by the parallel/serial converter 2 to send to the transmission line 3 as one transmitting signal Y. Here, frame phase of the data signal, to be inputted to input ports 1-1 - 1-n, of each channel is different from each other. This mutual shift of frame phase is predetermined by each channel.

[0019]

On the other hand, the serial/parallel converter 4 of the receiver R-2 separates the received transmitting signal Y to n parallel signals to send to frame synchronizing sections 5-1 - 5-n respectively. Each frame synchronizing section 5-1 - 5-n extracts the frame synchronizing signal from the inputted signal respectively and outputs to each output port 6-1 - 6-n as data signals P or Q after synchronization. And, each frame

synchronizing section 5-1 - 5-n inputs frame phase information of the data signal that each section outputs to the frame phase deciding section 8 as a frame phase signal. The frame phase deciding section 8 generate the controlling signal to adjust timing of the serial/parallel converter 4 in the case where a data signal of the desired channel is not outputted to the predetermined output port, that is, when a data signal Q shown in Fig. 1 is outputted.

[0020]

[Effect of the Invention]

As described above, in the data transmission system of the invention, channel information which is necessary when the transmitting signal is separated at the reception side is added by frame phase of each data signal. Accordingly, it is unnecessary to add the auxiliary signal such as channel information signal, multi-frame synchronizing signal and the like to the transmitting signal, and multiplex transmission is realized without affection to transmission rate of the transmitting signal. Such data transmission system of the present invention can be used advantageously when a digital signal of multi-channel is transmitted by time division multiplex.

[Brief Description of Drawings]

Fig. 1 is a diagram showing an example of constitution of the data transmission system which can realize the data transmission system of the present invention.

Fig. 2 is a diagram showing one typical constitution of

the data transmission for realizing the conventional data transmission system.

[Explanations of letters or numerals]

1-1 - 1-n input port

2 parallel/serial converter

3 transmission line

4 serial/parallel converter

5-1 - 5-n frame synchronizing section

6-1 - 6-n output port

7 channel number identifying section

8 frame phase deciding section

A, C, D, X, P, Q data signal

B, Y transmitting signal

FIG. 1

INPUT DATA

FRAME SYNCHRONIZING SIGNAL

P/S CONVERTER

S/P CONVERTER

CONTROLLING SIGNAL

FRAME SYNCHRONIZING SECTION

FRAME PHASE DECIDING SECTION

OUTPUT DATA 1

OUTPUT DATA 2

FIG. 2

INPUT DATA

CHANNEL NUMBER

FRAME SYNCHRONIZING SIGNAL

P/S CONVERTER

S/P CONVERTER

CONTROLLING SIGNAL

FRAME SYNCHRONIZING SECTION

CHANNEL NUMBER IDENTIFYING SECTION

OUTPUT DATA 1

OUTPUT DATA 2

(19) 日本国特許庁(JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 5 - 2 8 4 1 2 7

(43) 公開日 平成5年(1993)10月29日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 J	3/00	A 8843-5 K		
	3/06	C 8843-5 K		
H 0 4 L	7/08	A 7928-5 K		

審査請求 未請求 請求項の数 2

(全 6 頁)

(21) 出願番号 特願平4-110876

(22) 出願日 平成4年(1992)4月3日

(71) 出願人 000002130

住友電気工業株式会社

大阪府大阪市中央区北浜四丁目5番33号

(72) 発明者 深谷 直毅

神奈川県横浜市栄区田谷町1番地 住友電気工業株式会社横浜製作所内

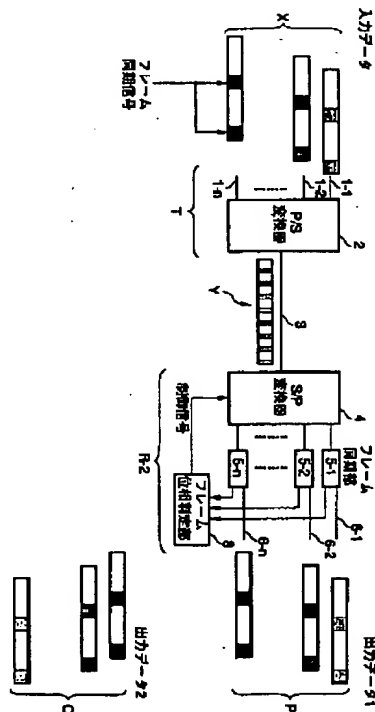
(74) 代理人 弁理士 越場 隆

(54) 【発明の名称】 データ伝送方式

(57) 【要約】 (修正有)

【目的】 多チャンネルのデータを効率的に時分割伝送する。

【構成】 送信側Tにおいて、各々がフレーム同期信号を含む複数のチャンネルのデータ信号Xをパラレル/シリアル変換器2により重畳して伝送信号Yを発生し、受信側Rにおいて、シリアル/パラレル変換器4により伝送信号Yを分離して各チャンネルのデータ信号Pを再生する方式のデータ伝送方式において、送信側Tにおいて各チャンネルのデータ信号Xのフレーム位相を互いにずらして重畳し、受信側Rにおいて、所望のチャンネルのデータ信号が所定の出力ポート6-1~6-nに出力されるように、分離されたデータ信号Pから抽出したフレーム位相情報に基づいてシリアル/パラレル変換器4のタイミングを調整する。



【特許請求の範囲】

【請求項1】送信側において、パラレル／シリアル変換器により、各々がフレーム同期信号を含む複数のチャンネルのデータ信号を重畳して伝送信号を発生し、受信側において、シリアル／パラレル変換器により、該伝送信号を分離して各チャンネルのデータ信号を再生する方式のデータ伝送方式において、

該送信側において各チャンネルのデータ信号のフレーム位相を互いにずらして重畳し、該受信側において、該分離されたデータ信号から抽出したフレーム位相情報に基づいてチャンネル情報を検知し、所定のチャンネルが所望の出力ポートから出力されるように該シリアル／パラレル変換器のタイミングを調整することを特徴とするデータ伝送方式。

【請求項2】請求項1に記載されたデータ伝送方式を実施するためのデータ伝送システムであって、各々がフレーム信号を含むデータ信号を受ける複数の入力ポートと、該入力ポートを介して入力されるデータ信号を互いに異なるフレーム位相で重畳して伝送信号を発生するパラレル／シリアル変換器とを備えた送信器と、該送信器から送出された伝送信号を伝播する伝送路と、該伝送路から受けた伝送信号を各データ信号毎に分離するシリアル／パラレル変換器と、該分離されたデータ信号を各々フレーム同期させ、且つ、フレーム位相情報を抽出する複数のフレーム同期部と、該フレーム同期部の出力を外部へ導く複数の出力ポートと、該フレーム位相情報に基づいてチャンネル情報を検知し、所定のチャンネルが所望の出力ポートから出力されるように該シリアル／パラレル変換器のタイミングを制御する制御信号を発生するフレーム位相判定部とを備えた受信器とを含むデータ伝送システム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、データ伝送方式に関する。より詳細には、本発明は、複数チャンネルのデジタル信号を時分割多重化して伝送するための新規なデータ伝送方式と、このデータ伝送方式を実施するためのデータ伝送システムの新規な構成に関する。

【0002】

【従来の技術】図2は、フレーム同期信号を含む複数のチャンネルのデータ信号を重畳して伝送する際に使用することができるデータ伝送システムの、ひとつの典型的な構成を示す図である。

【0003】同図に示すように、このシステムにおいて、送信器Tは、n本の入力ポート1-1～1-nとパラレル／シリアル変換器2とを含んで構成されている。一方、この送信器Tと伝送路3を介して接続された受信器R-1は、伝送路3からの伝送信号を受けるシリアル／パラレル変換器4と、シリアル／パラレル変換器4の出力を各々受けるn個のフレーム同期部5-1～5-n

と、フレーム同期部5-1～5-nに接続されたn本の出力ポート6-1～6-nとを備えている。さらに、受信器R-1は、各フレーム同期部5-1～5-nの出力信号を受け、この出力信号から抽出したチャンネル情報に基づいてシリアル／パラレル変換器4のタイミングを制御する制御信号を発生するチャンネル番号識別部7を備えている。

【0004】以上のように構成されたデータ伝送システムにおいて、送信器Tの各入力ポート1-1～1-nには、それぞれがチャンネル番号信号とフレーム同期信号とをフレーム毎に含む1～nまでのチャンネルのn本のデータ信号Aが入力される。これらのデータ信号Aは、パラレル／シリアル変換器2において重畳され、1本の伝送信号Bとして伝送路3に送出される。

【0005】一方、受信器R-1のシリアル／パラレル変換器4は、受信した伝送信号Bをn本のパラレル信号に分離して、各々をフレーム同期部5-1～5-nに送出する。各フレーム同期部5-1～5-nは、それぞれに入力された信号からフレーム同期信号を抽出して同期をとった上で各出力ポート6-1～6-nにデータ信号CまたはDとして出力する。また、チャンネル番号識別部7は、フレーム同期部5-1～5-nの出力信号からチャンネル番号信号を抽出し、所定の出力ポートに所望のチャンネルのデータ信号が出力されていない場合、即ち、図中にデータ信号Dとして示すような場合は、制御信号を発生してシリアル／パラレル変換器4のタイミングを調整するように構成されている。

【0006】

【発明が解決しようとする課題】上述のような従来のデータ伝送方式においては、送信するデータ信号のフレーム毎にチャンネル番号信号を挿入しなければならないので、実効的なデータ伝送量が低下するという問題がある。

【0007】一方、上述のような問題を避けるために、伝送信号をnチャンネルのマルチフレーム構成とする 것도提案されているが、この場合は伝送信号にマルチフレーム同期信号を付加しなければならないので、伝送信号の実効的な信号伝送速度が上昇してしまう。

【0008】そこで、本発明は、上記従来技術の問題点を解決し、複数チャンネルのデータ信号を重畳して、伝送信号の伝送速度に影響を与えることなく伝送し、且つ、伝送されたデータ信号を、正確に分離／再生することができる新規なデータ伝送方式を提供することをその目的としている。

【0009】

【課題を解決するための手段】即ち、本発明に従うと、送信側において、パラレル／シリアル変換器により、各々がフレーム同期信号を含む複数のチャンネルのデータ信号を重畳して伝送信号を発生し、受信側において、シリアル／パラレル変換器により、該伝送信号を分離して

各チャンネルのデータ信号を再生する方式のデータ伝送方式において、該送信側において各チャンネルのデータ信号のフレーム位相を互いにずらして重畳し、該受信側において、該分離されたデータ信号から抽出したフレーム位相情報に基づいてチャンネル情報を検知し、所定のチャンネルが所望の出力ポートから出力されるように該シリアル／パラレル変換器のタイミングを調整することを特徴とするデータ伝送方式が提供される。

【0010】また、上記本発明に係るデータ伝送方式を実施するためのシステムとして、本発明により、各々がフレーム信号を含むデータ信号を受ける複数の入力ポートと、該入力ポートを介して入力されるデータ信号を互いに異なるフレーム位相で重畳して伝送信号を発生するパラレル／シリアル変換器とを備えた送信器と、該送信器から送出された伝送信号を伝播する伝送路と、該伝送路から受けた伝送信号を各データ信号毎に分離するシリアル／パラレル変換器と、該分離されたデータ信号を各々フレーム同期させ、且つ、フレーム位相情報を抽出する複数のフレーム同期部と、該フレーム同期部の出力を外部へ導く複数の出力ポートと、該フレーム位相情報に基づいてチャンネル情報を検知し、所定のチャンネルが所望の出力ポートから出力されるように該シリアル／パラレル変換器のタイミングを制御する制御信号を発生するフレーム位相判定部とを備えた受信器とを含むデータ伝送システムが提供される。

【0011】

【作用】本発明に従うデータ伝送方式は、受信側で、フレーム位相情報によりチャンネルの識別を行う点にその主要な特徴がある。

【0012】即ち、従来のデータ伝送方式においては、重畳されたデータ信号のチャンネル番号を識別するためには、各データ信号にチャンネル番号信号を付加するか、あるいは、伝送信号にマルチフレーム同期信号を付加して伝送信号をマルチフレーム構成とする必要があった。しかし、これらの方式では、何らかの補助的な信号が伝送信号に含まれるので、実効的なデータの伝送量が低下したり、逆に、伝送信号の伝送速度が上昇したりすることが避けられなかった。

【0013】これに対して、本発明に係るデータ伝送方式では、各データ信号におけるフレーム位相情報自体をチャンネル識別のために使用するので、データ信号または伝送信号に補助的な信号を付加する必要がなく、伝送信号の伝送速度に影響を与えることがない。

【0014】即ち、本発明に係るデータ伝送方式においては、送信器側で複数のチャンネルのデータ信号を重畳する際に、チャンネル毎に異なるフレーム位相のデータ信号をパラレル／シリアル変換器により重畳して伝送信号とする。一方、受信器はフレーム位相判定部を備えており、シリアル／パラレル変換器により伝送信号を分離した後フレーム位相判定部によりフレーム位相情報を抽

出する。この方式で伝送されるデータ信号では、各チャンネル毎にフレーム位相がずらされているので、フレーム位相情報に基づいて伝送信号の分離処理におけるタイミングが合っているかどうかを判定することができる。

【0015】以下、実施例を挙げて本発明をより具体的に説明するが、以下の開示は本発明の一実施例に過ぎず、本発明の技術的範囲を何ら限定するものではない。

【0016】

【実施例】図1は、本発明に係るデータ伝送方式を実施することができるデータ伝送システムの構成例を示す図である。

【0017】同図に示すように、送信器Tは、n本の入力ポート1-1～1-nとパラレル／シリアル変換器2とを含んで構成されている。一方、この送信器Tと伝送路3を介して接続された受信器R-2は、伝送信号を受けるシリアル／パラレル変換器4と、シリアル／パラレル変換器4の出力を各々受けるn個のフレーム同期部5-1～5-nと、フレーム同期部5-1～5-nのそれぞれに接続されたn本の出力ポート6-1～6-nとを備えている。さらに、受信器R-2は、各フレーム同期部5-1～5-nからフレーム位相信号を受け、シリアル／パラレル変換器4に対する制御信号を発生するフレーム位相判定部8を備えている。

【0018】以上のように構成されたデータ伝送システムにおいて、送信器Tの各入力ポート1-1～1-nには、それぞれがフレーム同期信号を含む1～nまでのチャンネルのn本のデータ信号Xが入力される。これらのデータ信号Xは、パラレル／シリアル変換器2において重畳され、1本の伝送信号Yとして伝送路3に送出される。ここで、入力ポート1-1～1-nに入力される各チャンネルのデータ信号は互いにフレーム位相が異なっている。このフレーム位相の相互のずれは各チャンネル毎に予め定められている。

【0019】一方、受信器R-2のシリアル／パラレル変換器4は、受信した伝送信号Yをn本のパラレル信号に分離して、各々をフレーム同期部5-1～5-nに送出する。各フレーム同期部5-1～5-nは、それぞれに入力された信号からフレーム同期信号を抽出して同期をとった上で各出力ポート6-1～6-nにデータ信号PまたはQとして出力する。また、各フレーム同期部5-1～5-nは、それぞれが出力するデータ信号のフレーム位相情報を、フレーム位相信号としてフレーム位相判定部8に入力する。フレーム位相判定部8は、所定の出力ポートに所望のチャンネルのデータ信号が出力されていない場合、即ち、図中にデータ信号Qとして示すような場合は、制御信号を発生してシリアル／パラレル変換器4のタイミングを調整する。

【0020】

【発明の効果】以上説明したように、本発明に係るデータ伝送方式は、各データ信号のフレーム位相により、受

信側で伝送信号を分離する際に必要なチャンネル情報をもたせている。従って、伝送信号に、チャンネル情報信号やマルチフレーム同期信号等の補助的な信号を付加する必要がなく、伝送信号の伝送速度に影響を与えることなく多重伝送を実現している。このような本発明に係るデータ伝送方式は、多チャンネルのデジタル信号を時分割多重伝送する際に有利に使用することができる。

【図面の簡単な説明】

【図 1】本発明に係るデータ伝送方式を実施することができるデータ伝送システムの構成例を示す図である。

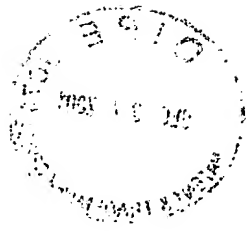
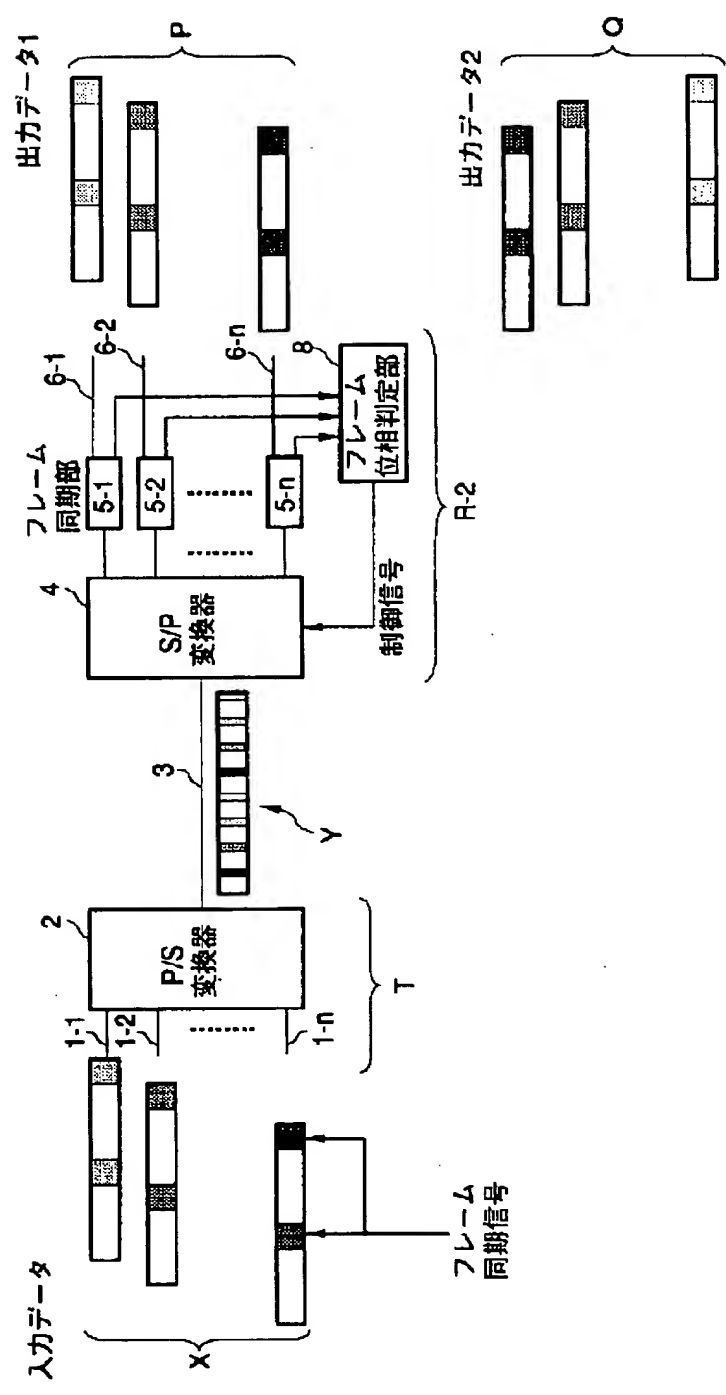
【図 2】従来のデータ伝送方式を実施するためのデータ伝送システムのひとつの典型的な構成を示す図である。

【符号の説明】

- 1 - 1 ~ 1 - n . . . 入力ポート、
- 2 . . . パラレル／シリアル変換器、
- 3 . . . 伝送路、
- 4 . . . シリアル／パラレル変換器、
- 5 - 1 ~ 5 - n プレーム同期部、
- 6 - 1 ~ 6 - n . . . 出力ポート、
- 7 . . . チャンネル番号識別部、
- 8 . . . フレーム位相判定部、
- 10 A、C、D、X、P、Q . . . データ信号、
- B、Y . . . 伝送信号



【図1】



(6)

【図2】

